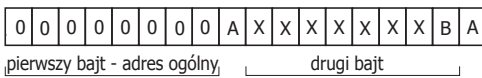


Tabela 9.1 Wykaz zarezerwowanych adresów w trybie adresowania 7-bitowego protokołu I²C

Adres		Opis
0000 000	0	adres ogólny
0000 000	1	bajt startu
0000 001	$R\bar{X}\bar{W}$	adres CBUS
0000 010	X	zarezerwowany dla innego formatu szyny
0000 011	X	zarezerwowany dla przyszłych rozwiązań
0000 1XX	X	kod układu master trybu Hs
1111 1XX	X	zarezerwowany dla przyszłych rozwiązań
1111 0XX	X	adresowanie 10-bitowe

Drugi i każdy następny bajt jest potwierdzany przez każdy z układów odbierających dane. Układ, który nie może przetworzyć jednego z tych bajtów musi go zignorować nie wysyłając bitu potwierdzenia. Znaczenie adresu ogólnego jest zawsze określone w drugim bajcie (Rys. 9-6).

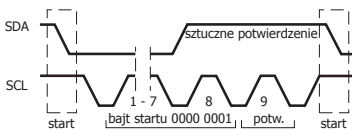


Rys. 9.6. Struktura adresu ogólnego protokołu I²C

Jeśli ostatni bit *B* drugiego bajtu jest równy 0, bajt ten ma następujące znaczenia:

- 0000 0110 – resetowanie i sprzętowy zapis programowalnej części adresu układu *slave*,
- 0000 0100 – sprzętowy zapis programowalnej części adresu układu *slave*,
- 0000 0000 – kod zabroniony drugiego bajtu.

Pozostałe kody muszą być ignorowane. Jeśli bit *B* jest równy 1, 2-bajtowa sekwencja jest sprzętowym wywołaniem ogólnym. Oznacza to, że sekwencja ta jest nadawana przez urządzenie *master* takie, które nie może być zaprogramowane do transmisjiżądanego adresu *slave'a* jak, np. klawiatura. Ponieważ urządzenie *master* nie wie z góry, do którego układu wiadomość zostanie nadana, może więc jedynie wygenerować takie wywołanie ogólne i swój własny adres, identyfikując siebie w systemie. Pozostałe siedem bitów drugiego bajtu zawierają adres sprzętowy układu *master*. Adres ten jest rozpoznawany przez mikroprocesory podłączone do szyny, które następnie kierują informacjami wysyłanymi przez układy *master*. Mikroprocesory mogą być podłączone do szyny albo przez wbudowany interfejs I²C, wtedy w chwili rozpoczęcia transmisji przez szynę zgłaszane jest odpowiednie przerwianie, albo obsługa szyny odbywa się w sposób programowy. W tym przypadku stan szyny musi być cyklicznie testowany, co zabiera część czasu procesora, przeznaczonego dla procesów głównych. Rozpoczęcie transmisji również wymaga pewnego programowego opóźnienia, ponieważ procedura startowa składa się z czterech czynności, jakie powinny być wykonane przez procesor. Wysyłane są wówczas kolejno: impuls rozpoczęcia transmisji, bajt startowy (0000 0001), bit potwierdzenia oraz powtórzony impuls startu (Rys. 9-7).



Rys. 9.7. Procedura rozpoczęcia transmisji przez procesory programowo obsługujące szynę I²C

Po wygenerowaniu impulsu rozpoczęcia transmisji przez procesor żądający dostępu do szyny, wysyłany jest bajt startowy. Inny procesor, podłączony do tej samej szyny, może próbować z małą szybkością szynę SDA do chwili wykrycia jednego z siedmiu bitów zerowych bajtu startowego. Po wykryciu