

Spis tabel

Tabela 3.1.	Wybór kanału przetwarzania.	36
Tabela 3.2.	Wybór napięcia odniesienia dla przetwornika analogowo-cyfrowego	36
Tabela 3.3.	Znaczenie bitów sterujących preskalerem przetwornika analogowo-cyfrowego 37	
Tabela 4.1.	Tabela prawdy rejestru szeregowego 74HC595.	43
Tabela 4.2.	Konfiguracja źródła taktowania i preskalera licznika/timera T2 kontrolera Mega128	48
Tabela 4.3.	Instrukcje sterujące układem HD44780	52
Tabela 4.4.	Znaczenie stanów linii sterujących RS i R/W układu HD744780	53
Tabela 4.5.	Linie sterujące i danych wyświetlacza LCD AT-160160A	79
Tabela 4.6.	Rozkazy sterujące układem SED1335	80
Tabela 4.7.	Znaczenie kolejnych bajtów danych dla rozkazu SYSTEM SET	85
Tabela 4.8.	Znaczenie kolejnych bajtów danych dla rozkazu SCROLL	86
Tabela 4.9.	Bajt danych instrukcji HDOT SCR	86
Tabela 4.10.	Bajt danych instrukcji OVLAY.	87
Tabela 4.11.	Wybór operacji logicznych między poszczególnymi warstwami	87
Tabela 4.12.	Bajty danych instrukcji CSRFORM	87
Tabela 4.13.	Bajty danych instrukcji DISP ON/OFF	88
Tabela 4.14.	Znaczenie bitów FCn instrukcji DISP ON/OFF	88
Tabela 4.15.	Znaczenie bitów FPn instrukcji DISP ON/OFF	88
Tabela 4.16.	Bajty danych instrukcji CGRAM ADR	89
Tabela 4.17.	Format instrukcji CSRDIR	89
Tabela 4.18.	Kierunek automatycznej zmiany pozycji kursora	89
Tabela 4.19.	Bajty danych instrukcji CSRW.	89
Tabela 4.20.	Format instrukcji MWRITE	90
Tabela 7.1.	Konfiguracja przerw zewnętrznych INT7 – INT4	166
Tabela 8.1.	Mapa pamięci układu DS18S20	176
Tabela 8.2.	Instrukcje pamięci ROM układu DS18S20	177
Tabela 8.3.	Instrukcje funkcyjne układu DS18S20	178
Tabela 8.4.	Sposób przechowywania temperatury w pamięci SRAM układu DS18S20	179
Tabela 9.1	Wykaz zarezerwowanych adresów w trybie adresowania 7-bitowego protokołu I ² C.	200
Tabela 10.1.	Kody statusu interfejsu TWI dla trybu pracy: master transmitter	215
Tabela 10.2.	Kody statusu interfejsu TWI dla trybu pracy: master receiver	215
Tabela 10.3.	Kody statusu interfejsu TWI dla trybu pracy: slave receiver	215
Tabela 10.4.	Kody statusu interfejsu TWI dla trybu pracy: slave transmitter	216
Tabela 10.5.	Znaczenie bitów preskalera interfejsu TWI	216
Tabela 10.6.	Znaczenie poszczególnych bitów rejestru kontroli i statusu układu PCF8583	233
Tabela 10.7.	Znaczenie poszczególnych bitów licznika godzin (adres 04)	234
Tabela 10.8.	Znaczenie poszczególnych bitów rejestru roku i dni (adres 05)	235
Tabela 10.9.	Znaczenie poszczególnych bitów rejestru dni tygodnia i miesięcy.	235
Tabela 10.10.	Znaczenie poszczególnych bitów rejestru kontroli alarmu (adres 08 – tryb zegara)	235
Tabela 10.11.	Znaczenie poszczególnych bitów rejestru alarmu dnia tygodnia.	236

Tabela 10.12.	Konfiguracja trybów pracy licznika/timera T0.	310
Tabela 10.13.	Znaczenie bitów CS02...CS00 licznika/timera T0	310
Tabela 11.1.	Podział przestrzeni adresowej pamięci RAM kontrolera Mega128.	320
Tabela 11.2.	Programowalne opóźnienia obsługi pamięci zewnętrznej górnego i/lub dolnego sektora dla kontrolera Mega128	320
Tabela 11.3.	Konfiguracja bitów XMM2-0 interfejsu pamięci zewnętrznej kontrolera Mega128	320
Tabela 11.4.	Spis zworek układu X54	321