

## Spis rysunków

Rys. 4.1.	Schemat podłączenia sześciu siedmiosegmentowych wyświetlaczy do mikrokontrolera za pośrednictwem dwóch ośmiobitowych rejestrów przesuwanych 74HC595 . . .	44
Rys. 4.2.	Schemat podłączenia wyświetlacza LCD 4x16, sterowanego układem HD44780 do mikrokomputera Mega128 . . . . .	51
Rys. 4.3.	Inicjalizacja sterownika HD44780 (interfejs ośmio-bitowy) . . . . .	55
Rys. 4.4.	Wykres zależności czasowych linii sterujących zapisem bajtu do rejestru danych DR układu HD44780. . . . .	58
Rys. 4.5.	Schemat podłączenia wyświetlacza 4x16 oraz klawiszy wykorzystywanych przez procedurę menu LCD4x16Menu . . . . .	66
Rys. 4.6.	Schemat podłączenia wyświetlacza AT160160A do mikrokomputera Mega128 . . . . .	78
Rys. 4.7.	Projekt grafiki przycisku: a) cała grafika, b) podział na części . . . . .	93
Rys. 5.1.	Schemat podłączenia wyświetlacza AT160160A i touch panel'a do mikrokontrolera III	
Rys. 6.1.	Schemat podłączenia klawiatury do mikrokontrolera Mega128 przez port równoległy . . . . .	125
Rys. 6.2.	Schemat dołączenia klawiatury za pośrednictwem rejestrów szeregowych 74164 i 74165 . . . . .	136
Rys. 6.3.	Schemat podłączenia sześciu wyświetlaczy LED i klawiatury do mikrokontrolera za pośrednictwem dwóch ośmiobitowych rejestrów przesuwanych 74HC595 . . . . .	143
Rys. 7.1.	Przebiegi napięcia i prądu dla sterowanego obciążenia rezystancyjnego a) i indukcyjnego b) . . . . .	154
Rys. 7.2.	Przebieg napięcia i prądu odbiornika o charakterze indukcyjnym i odpowiadający mu przebieg napięcia na triaku podczas komutacji (zakładamy zerowy spadek napięcia na triaku podczas przewodzenia). . . . .	155
Rys. 7.3.	Schemat sterownika fazowego. . . . .	156
Rys. 8.1.	Inicjalizacja transmisji z układem DS18S20 szyną 1-Wire®. . . . .	173
Rys. 8.2.	Nadawanie i odbiór 1 i 0 przez układ zarządzający transmisją danych szyną 1-Wire®. . . . .	174
Rys. 8.3.	Identyfikacja 1 przez układ master, wysłanej na szynę przez DS18S20 . . . . .	175
Rys. 8.4.	Generowanie kodu CRC. . . . .	177
Rys. 8.5.	Schemat podłączenia układu DS18S20 do mikrokontrolera . . . . .	179
Rys. 9.1.	Transmisja pojedynczego bitu protokołem I <sup>2</sup> C . . . . .	198
Rys. 9.2.	Rozpoczęcie i zakończenie transmisji protokołem I <sup>2</sup> C . . . . .	198
Rys. 9.3.	Transmisja danych protokołem I <sup>2</sup> C. . . . .	198
Rys. 9.4.	Wykres kompletnej transmisji protokołem I <sup>2</sup> C dwóch bajtów danych z adresowaniem 7-bitowym. . . . .	199
Rys. 9.5.	Tryb kombinowany transmisji danych . . . . .	199
Rys. 9.6.	Struktura adresu ogólnego protokołu I <sup>2</sup> C . . . . .	200
Rys. 9.7.	Procedura rozpoczęcia transmisji przez procesory programowo obsługujące szynę I <sup>2</sup> C . . . . .	200
Rys. 9.8.	Formaty wymiany danych protokołem I <sup>2</sup> C w trybie 10-bitowym: a) master-transmitter wysyła dane do slave-receiver'a, b) master-receiver czyta dane ze slave-transmitter'a, c) master wysyła dane do slave'a, a następnie pobiera dane od tego	

	samego slave'a, d) master wysyła dane do slave'a, a następnie pobiera dane od innego slave'a, e) adresowanie 10- i 7-bitowe zastosowane w tej samej transmisji . . . . .	202
Rys. 10.1.	Podłączenie pamięci szeregowej AT24C256 do mikrokontrolera . . . . .	203
Rys. 10.2.	Odczyt komórki pamięci AT24C256 o adresie 0x00 . . . . .	204
Rys. 10.3.	Zapis komórki pamięci AT24C256 o danym adresie . . . . .	210
Rys. 10.4.	Podłączenie pamięci szeregowej do mikrokontrolera za pośrednictwem interfejsu TWI 217	
Rys. 10.5.	Odczyt komórki pamięci AT24C256 o adresie 0x00 . . . . .	219
Rys. 10.6.	Zapis komórki pamięci AT24C256 o adresie 0x00 . . . . .	221
Rys. 10.7.	Schemat podłączenia układu PCF8583 do mikrokontrolera . . . . .	237
Rys. 10.8.	Zapis komórki pamięci układu PCF8583 o danym adresie (a), odczyt komórki pamięci o danym adresie (b) . . . . .	237
Rys. 10.9.	Schemat układu sterowania zegarem PCF8583 z wykorzystaniem sekwencyjnie obsługiwanych wyświetlaczy LED i klawiatury . . . . .	285
Rys. 11.1.	Schemat układu X54 przeznaczonego do uruchamiania własnych programów . . . . .	317